

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-153766

(43)Date of publication of application : 09.06.1998

(51)Int.Cl.

G02F 1/1333
G02F 1/133
G02F 1/1345
G09F 9/00

(21)Application number : 08-312430

(71)Applicant : OPTREX CORP
ASAHI GLASS CO LTD

(22)Date of filing : 22.11.1996

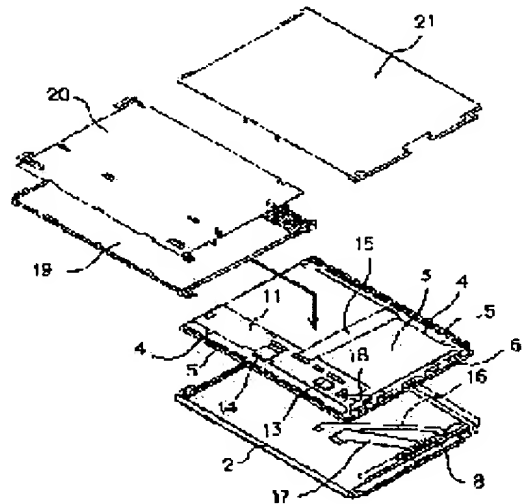
(72)Inventor : KUWATA TAKESHI
MOGI HIROYUKI
NAKAZAWA SATOSHI
YAMAGUCHI YASUO

(54) SHIELD STRUCTURE OF LIQUID CRYSTAL DISPLAY MODULE

(57)Abstract:

PROBLEM TO BE SOLVED: To shield the both sides of a liquid crystal display module and to effectively suppress divergence of a jam radio wave for periphery with a simple structure, by providing a shield plate on the rear surface of a light transmission plate and arranging a substrate between this shield plate and a metallic case.

SOLUTION: A liquid crystal panel 3 is loaded in a module main body case constituting an outer frame, and the light transmission plate 19 is loaded on the rear surface of the liquid crystal panel 3, and a rear cover 21 is loaded on its rear surface through the shield plate 20. The light transmission plate 19 and the shield plate 20 are loaded on the rear surface of the panel 3 in the state opening a bus substrate 4 and a row substrate 6 to the panel outside, and the bus substrate 4 and row substrate 6 are folded back to be overlapped on this shield plate 20 (on the rear surface side), and the main substrate 11 and an interface substrate 8 are loaded on it. Thus, the structure arranging the I/F connectors 16, 17 of the bus substrate 4, the row substrate 6, the main substrate 11 and the interface substrate 8 between the shield plate 20 of the rear surface of the light transmission plate 19 and the rear cover 21 is obtained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

THIS PAGE BLANK (USPTO)

TRANSLATION TO RELEVANT PORTION
IN JAPANESE PATENT APPLICATION LAID-OPEN NO. 10-153766

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

The present invention relates to a simple matrix liquid crystal display (LCD) module capable of simultaneously driving a plurality of raster scan lines. In particular, the invention relates to a shielding structure for reducing the electromagnetic interference of the LCD module.

[0011]

[Solution to Solve the Problem] According to the present invention, there is accordingly provided a shielding structure of a simple matrix STN liquid crystal display (LCD) module, for simultaneously driving a plurality of raster scan lines, said LCD module comprising a light pipe disposed behind an STN LCD panel, a printed circuit board on which a circuit is mounted for driving liquid crystal cells, and a metallic case, wherein said shielding structure comprises a shielding plate disposed behind the light pipe, said printed circuit board being disposed between the shielding plate and the aforementioned metallic case.

[0012] The shielding plate and the metallic case serve to shield the opposite sides of the printed circuit board including a controller circuit as a source of electromagnetic waves. The electromagnetic radiation or interference, induced out of the printed circuit board, can thus efficiently be reduced with a simple structure.

[Embodiment of the Invention]...

THIS PAGE BLANK (USPTO)

[0033] Fig. 2 illustrates an exploded view of an MLA (Multi Line Addressing) module according to the present embodiment. A light pipe 19 is mounted behind the LCD panel 3. A shielding plate 20 and a back cover 21 are sequentially mounted on the back of the light pipe 19. The light pipe 19 and the shielding plate 20 are positioned above the aforementioned bus line boards 4 and the row board 6, both folded onto the back of the LCD panel 3, as well as the aforementioned main board 11 and the interface board 8, disposed inside the frame, for purpose of a clear illustration, in Fig. 2. However, when those components are assembled in practice, the light pipe 19 and the shielding plate 20 are first mounted on the back of the LCD panel 3, keeping the bus line boards 4 and the row board 6 wide open out of the LCD panel 3. The bus line boards 4 and the row board 6 are then folded onto the back of the shielding plate 20, while the main board 11 and the interface board 8 are mounted on the back of the shielding plate 20.

[0034] Accordingly, the bus line boards 4, the row board 6, main board 11 as well as the I/F connectors 16, 17 of the interface board 8 are located between the shielding plate 20 behind the light pipe 19 and the back cover 21.

[0035] Fig. 3 illustrates a cross-sectional view of the MLA module in the assembled condition. The LCD panel 3 is mounted within a module primary case 25 forming the outer enclosure. The light pipe 19 is disposed behind the LCD panel 3. As illustrated, the light pipe 19 is designed to have a wedge-shaped cross section allowing the flat front surface facing the surface of the LCD panel 3 and the inclined back surface facing the shielding plate 20.

[0036] A cold cathode fluorescent tube 26 is disposed at the thickest end of the light pipe 19. Folded TCP flexible tapes 5a serve to locate the respective bus line boards 4 on the back

THIS PAGE BLANK (USPTO)

of the shielding plate 20. The respective column drivers 5 comprise an LSI. The TCP flexible tapes 5a serve to connect the column drivers 5 to the electrodes for the individual pixels of the LCD panel 3. Folded TCP flexible tapes, not shown, also serve to locate the row board 6 (Fig. 1) on the back of the shielding plate 20.

[0037] The main board 11 is mounted on the back of the light pipe 19 near the thinnest end of the light pipe 19 adjacent the lower (left side in Fig. 3) bus line board 4. Since the main board 11 is located adjacent the thinner portion of the light pipe 19 in this manner, the main board 11 can easily be incorporated within the module without increasing the thickness (l_3) of the module. The space behind the light pipe 19 can be utilized in an efficient manner.

[0038] The SUS or metallic back cover 21 is allowed to cover over the back of the main board 11, the bus line boards 4 and the row board 6. Ground patterns formed over the main board 11, the bus line boards 4 and the row board 6 are electrically connected to the shielding plate 20 and the back cover 21, as described later in detail, so as to establish a shielding structure according to the present invention. Folded pieces formed on the shielding plate 20 and the shielding terminals bonded to the respective boards 4, 6, 11 serve to establish the electrical connection between the respective boards 4, 6, 11 and the shielding plate 20 as well as the back cover 21.

[0059]

[Effect of the Invention] As described above, the shielding plate and the metallic case serve to shield the opposite sides of the printed circuit board including a controller circuit as a source of electromagnetic waves in the present invention. Accordingly, the present invention provides a small-sized

THIS PAGE BLANK (USPTO)

light-weight liquid crystal display module capable of efficiently reducing the electromagnetic radiation or interference, induced out of the printed circuit board, with a simple structure at a lower cost. In addition, the module can be assembled in a facilitated manner.

[0060] A plurality of resilient metallic terminals are disposed on ground patterns over the aforementioned boards at spaced locations in an appropriate manner. The metallic terminals are allowed to resiliently contact the metallic case. Ground lines are thus reliably established between the boards and the shielding plate with a simple structure in a facilitated manner. And also, a plurality of folded pieces are formed out of the shielding plate at spaced locations in an appropriate manner. The folded pieces are superposed on the aforementioned boards so as to establish the electric connections between the ground patterns on the boards and the shielding plate. The folded pieces are supposed to fixedly position the boards at a higher accuracy. The folded pieces also serve to establish the electric connection between the shielding plate and the ground patterns, so that a further efficient shielding can be obtained to reduce the electromagnetic interference.

[Brief Description of the Drawings]

[Fig. 2] An exploded view illustrating a module of Fig. 1.

[Fig. 3] A cross-sectional view of the module illustrated in Fig. 1.

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10 - 1 5 3 7 6 6

(43) 公開日 平成 10 年 (1998) 6 月 9 日

(51) Int. Cl. ⁶	識別記号	F I
G 0 2 F	1/1333	G 0 2 F
	1/133	5 0 0
	1/1345	1/1345
G 0 9 F	9/00	3 0 9
		A

審査請求 未請求 請求項の数 4

O L

(全 1 4 頁)

(21) 出願番号 特願平 8-312430

(22) 出願日 平成 8 年 (1996) 11 月 22 日

(71) 出願人 000103747

オプトレックス株式会社

東京都文京区湯島 3 丁目 14 番 9 号

(71) 出願人 000000044

旭硝子株式会社

東京都千代田区丸の内 2 丁目 1 番 2 号

(72) 発明者 桑田 武志

神奈川県横浜市神奈川区羽沢町 1150 番地

旭硝子株式会社中央研究所内

(72) 発明者 茂木 宏之

神奈川県横浜市神奈川区羽沢町 1150 番地

旭硝子株式会社中央研究所内

(74) 代理人 弁理士 荒井 潤

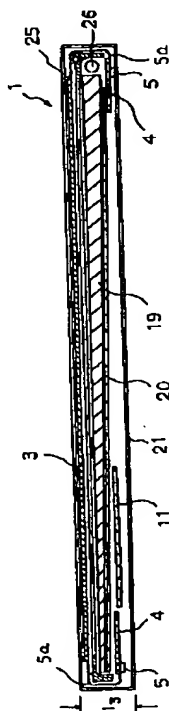
最終頁に続く

(54) 【発明の名称】 液晶表示モジュールのシールド構造

(57) 【要約】

【課題】 簡単な構造で組立て作業を容易にし、小型軽量化、コスト低減および妨害電波の抑制を図る。

【解決手段】 S T N 液晶パネル 3 の背面に設けた導光板 1 9 と、回路搭載基板 4、6、1 1 と、金属ケース 2 1 とを有する M L A モジュールにおいて、導光板背面のシールド板 2 0 と金属ケース 2 1 との間に基板を配設した。



【特許請求の範囲】

【請求項 1】STN 液晶パネルの背面に設けた導光板と、液晶駆動回路を搭載した基板と、金属ケースとを有する複数走査線同時駆動方式の STN 液晶表示モジュールのシールド構造であって、

前記導光板の背面にシールド板を設け、このシールド板と前記金属ケースとの間に前記基板を配設した液晶表示モジュールのシールド構造。

【請求項 2】前記基板の接地パターンと前記金属ケースを電気的に接続させるとともに、

前記基板の接地パターンとシールド板とを電気的に接続させた請求項 1 に記載の液晶表示モジュールのシールド構造。

【請求項 3】前記基板は多層配線構造の基板であり、この基板上に、TFT インターフェイス信号を複数走査線同時駆動方式の STN インターフェイス信号に変換するための制御 IC を搭載し、

この制御 IC の少なくともデータ入力ラインの配線パターンは、この制御 IC の内側（部品の下側）の基板上に形成され、この制御 IC の内側から基板の内部配線層に接続された請求項 1 または 2 に記載の液晶表示モジュールのシールド構造。

【請求項 4】前記制御 IC からの出力信号は、TFT インターフェイス信号の周波数の $1/n$ （ n ：整数）の周波数である請求項 3 に記載の液晶表示モジュールのシールド構造。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数走査線同時駆動方式の単純マトリクス型液晶表示モジュールに関し、特にその電磁妨害を軽減するためのシールド構造に関するものである。

【0002】

【従来の技術】ノートブック型パソコン等は、キーボード等の入力装置を有するパソコン本体と、このパソコン本体に対し開閉可能に装着され、液晶表示パネルを有する液晶表示モジュールとにより構成される。この液晶表示モジュールは、一対のガラス基板内に液晶を封入した液晶セルを備える液晶パネルと、この液晶パネルの背面に設けた導光板からなるバックライトユニットと、液晶駆動用のドライバおよび電源回路等を搭載した基板等をフレーム内に装着した構成である。

【0003】このような液晶表示モジュールとして、STN 液晶を用いた単純マトリクス方式の STN モジュールおよび TN 液晶を用いたアクティブマトリクス駆動方式の TFT モジュールが実用化されている。

【0004】従来一般の STN モジュールにおいては、画像表示のための液晶駆動用入力データ信号の周波数が低い（通常 2～4 MHz 程度）、周辺機器等の外部に対する電磁妨害電波は小さく、したがって、周囲に対

する電磁妨害対策の必要はほとんどなかった。

【0005】一方、カラー STN 液晶パネルの駆動方法として、同時に複数の走査線を選択しながら液晶の各画素に電圧を印加するアクティブ駆動法が、本出願人等により開発が進められている（日経エレクトロニクス 1994 年 9 月 26 日第 618 号）。この複数走査線同時選択方式のアクティブ駆動法（以下 MLA: Multi Line Addressing という）を用いれば、STN 液晶パネルのコントラスト比を高めるとともに

10

に応答速度を高めることができる。コントラスト比が上げられれば、画質が向上しカラー表示の色純度が高められる。また、応答速度が速まれば、従来の STN モジュールではできなかった動画像の表示が可能になる。

【0006】

【発明が解決しようとする課題】しかしながら、このような MLA 方式を実現するためには、一般に TFT モジュールの画像表示制御信号として用いられているデジタル RGB 信号を MLA 方式に適合した画像制御信号に変換する専用のインターフェイス制御回路（IC）が必要になる。このような MLA インターフェイス制御回路を用いた場合、その入力データ信号の周波数は、TFT

20

インターフェイス信号と同等の高い周波数（ほぼ 40 MHz）であるため、周辺機器への電磁妨害電波の漏洩が問題となる。

【0007】前述のように、従来の STN 液晶モジュールにおいては、入力データ信号周波数が低く電磁妨害電波がほとんど問題とならなかったため、同じ STN 液晶を用いる MLA 方式の液晶モジュールにおいても、このような電磁妨害電波については有効な対策手段が開発されていない。

30

【0008】一方、液晶モジュール以外の各種電子機器においては、このような電磁妨害電波に対し種々の対策が講じられている。第 1 の対策手段として、電子機器全体あるいは妨害電波発生部などを金属製のケースに収納して妨害電波をシールドする方法が取られている。第 2 の対策手段として、電子機器内の各回路基板からリード線等を用いてシャーシなどに接続させて接地ラインを形成し妨害電波を低減させる方法が取られている。さらに、基板上的の接地パターン面積を大きくする方法が考えられる。

40

【0009】しかしながら、このような他の電子機器に対し従来行なわれていた妨害電波シールド対策手段を単にそのまま MLA 液晶表示モジュールに適用しようとした場合、前記第 1 の金属ケースを追加して用いる方法では、モジュール全体の重量および寸法が大きくなって、小型軽量化の要請を満足させることができず、また組立て工程数の増加により作業が繁雑になり設計負担の増大および材料コストの上昇等の問題が起こる。また、前記第 2 のリード線を用いて接地ラインを形成する方法では、配線構造や部品配置が複雑になり、組立て作業が繁

50

雑あるいは非常に面倒でやりにくくなり、製造コストの上昇を来す。また、接地パターン面積を大きくしようとしても、MLA液晶モジュールの基板や部品実装状態に対応した接地パターンの有効なデータはなく、最適なパターン形状を得るためには多くの試行錯誤を経て膨大な人力と時間を必要とし、有効なシールド構造の実現には困難を伴っていた。

【0010】本発明は上記の点を考慮し、簡単な構造で組立て作業が容易にでき、小型軽量化およびコスト低減が図られるとともに妨害電波を効果的に抑制できるMLA液晶表示モジュールの提供を目的とする。

【0011】

【課題を解決するための手段】前記目的を達成するために、本発明では、STN液晶パネルの背面に設けた導光板と、液晶駆動に必要な回路を搭載した基板と、金属ケースとを有する複数走査線同時駆動方式のSTN液晶表示モジュールにおいて、前記導光板の背面にシールド板を設け、このシールド板と前記金属ケースとの間に前記基板を配設したことを特徴とする液晶表示モジュールのシールド構造を提供する。

【0012】この構成によれば、電磁妨害電波を発生する制御回路等の基板は、シールド板と金属ケースの間に挟まれてその両面がシールドされるため、簡単な構造で効果的に周囲に対する妨害電波の発散を抑制できる。

【0013】

【発明の実施の形態】好ましい実施の形態においては、前記基板の接地パターン上に複数のバネ性を有する金属端子を設け、この金属端子を前記金属ケースに弾発的に接触させるとともに、前記シールド板を切り起こして複数のカシメ片を形成し、このカシメ片を前記基板側にかしめることにより、このカシメ片を介して前記基板の接地パターンとシールド板とを接続させたことを特徴としている。

【0014】この構成によれば、複数のバネ性金属端子を介して基板と金属ケースとが弾発的に接触するために簡単な構成で確実な接地ラインが形成され、また、シールド板に設けたカシメ片により基板が確実に位置決めかつ固定されるとともに接地パターンと導通してシールド作用が得られる。

【0015】さらに好ましい実施の形態においては、前記基板は多層配線構造の基板であり、この基板上に、TFTインターフェイス信号を複数走査線同時駆動式のSTNインターフェイス信号に変換するための制御ICを搭載し、この制御ICの少なくともデータ入力ラインの配線パターンは、この制御ICの内側の基板上に形成され、この制御ICの内側から基板の内部配線層に接続されたことを特徴としている。

【0016】この構成によれば、電磁妨害電波を発生する制御ICの入力配線パターンがこの制御ICの内側の基板上に形成されるため、制御IC自体にシールドされ

て外部への妨害電波発散が防止される。

【0017】さらに好ましい実施の形態においては、前記基板の前記制御IC搭載面におけるこの制御IC下側の接地パターンの面積を制御ICのモールド樹脂（上面）の面積の30%以上、好ましくは35%以上とする。さらに、この基板の前記制御IC搭載面の反対側の面の面積の95%以上を接地パターンとすることが好ましい。

【0018】この構成によれば、制御IC下側領域のうちほぼ70%が配線パターン形成領域となり、残りの面積が全て接地パターンとして導体で覆われ、またこの部品搭載面の反対側は約5%がスルーホールランドパターン等で使用され、残りの約95%が接地パターンとして導体で覆われる。したがって、配線ライン等のパターン形成部以外は全て接地パターンで覆われてシールドされるため、電磁妨害電波の外部への発散が効果的に抑制される。

【0019】別の好ましい実施の形態においては、前記制御ICからの出力信号は、TFTインターフェイス信号の周波数の $1/n$ （ n ：整数）の周波数であることを特徴としている。

【0020】この構成によれば、制御ICからの出力信号の周波数が、入力信号（TFTインターフェイス信号）の周波数の例えば $1/2$ になるため、周波数の低下により妨害電波の発生が低減される。

【0021】

【実施例】図1は、本発明の実施例に係るMLAモジュールの組立て状態のパネル背面図である。このモジュール1は、矩形のフレーム2に組込まれたSTN液晶セルからなる液晶パネル3の背面側に、バス基板4と、ロウ基板6と、インターフェイス基板8と、メイン基板11とを設けた構成である。実際には、後述のように、液晶パネル3の背面にシールド板（図2の参照番号20で示す）を設けその背面に各基板が配設される。

【0022】バス基板4は、フレーム2の上下の横辺に沿って上側および下側にそれぞれ設けられる。これは、液晶パネル3を上下2分割して各々独立駆動するデュアルスキャン方式を用いるためである。

【0023】各バス基板4上には、TCPからなる複数のカラムドライバ5およびコンデンサ（図示を省略する）が搭載される。上側のバス基板4のほぼ中央部には、フレキシブルケーブルからなるインターフェイスコネクタ（以下I/Fコネクタという）の端部が半田接合される。また下側のバス基板4のほぼ中央部には、同じくフレキシブルケーブルからなるI/Fコネクタ14の端部が半田接合される。これらのI/Fコネクタ14、15の他端部はそれぞれメイン基板11にコネクタ接続される。

【0024】ロウ基板6はフレーム2の一方の縦辺に沿って設けられ、TCPからなる複数のロウドライバ7お

よびコンデンサ（図示を省略する）が搭載される。このロウ基板6の下端部よりの位置にはフレキシブルケーブルからなるI/Fコネクタ18の端部が半田接合される。このI/Fコネクタ18の他端部はメイン基板11にコネクタ接続される。

【0025】これらのバス基板4およびロウ基板6は、TCPのフレキシブルテープをフレームの内側に折返すことにより、矩形の形状を有する液晶パネル3の背面側の各辺の縁部に配設される。これらのTCPと液晶パネル3の配線パターンとの接続は異方性導電膜を介して行なわれ、TCPと各ロウ基板およびバス基板との配線接続は半田付けにより行なわれる。

【0026】インターフェイス基板8は、ロウ基板6の外側に縦方向に設けられる。このインターフェイス基板8上には、入力コネクタ9および電源回路を構成するDC-DCコンバータ10が搭載される。

【0027】このDC-DCコンバータ10は、実際には、このインターフェイス基板8上のほぼ全体に実装された、トランス、トランジスタ、IC、抵抗およびコンデンサ等からなり、本体側から入力された例えば3.3Vの電源電圧をモジュール駆動に必要な例えば±30Vの電源電圧に変圧し、この電源電圧をI/Fコネクタ16を介してメイン基板11に供給するものである。

【0028】このI/Fコネクタ16は、フレキシブルケーブルからなり、その一端がインターフェイス基板8に半田接合され、他端がメイン基板11にコネクタ接続される。

【0029】インターフェイス基板8の入力コネクタ9を介して、本体側からTFTインターフェイス信号（RGBデジタル信号）および3.3Vのロジック電圧が入力される。このRGB信号は、I/Fコネクタ17を介してメイン基板11に送られる。このI/Fコネクタ17は、前述のI/Fコネクタ16と同様に、フレキシブルケーブルからなり、その一端がインターフェイス基板8に半田接合され、他端がメイン基板11にコネクタ接続される。

【0030】下側のバス基板4に隣接して液晶パネル3の背面にメイン基板11が配設される。このメイン基板11上には、3線接続の表示画面輝度調整ボリューム用コネクタ12およびMLAコントローラ13が搭載される。このMLAコントローラ13は、MLA用のインターフェイス制御回路であり、好ましくは半導体技術により製造されたワンチップのモノリシックICにより構成される。

【0031】このMLAコントローラ13は、TFTモジュール入力信号と等しいデジタルRGB信号を受取って、適当なデータ処理を施し、一旦制御回路内部のメモリに書き込み、これを書込んだときとは別の順序で読み出して、所定の直交変換を行なってMLA駆動に適合したフォーマットに変換してそれぞれ、ロウドライバおよ

びカラムドライバへMLAデータ出力として転送するための、チップ上にメモリを内蔵した高性能なデータ演算制御回路である。

【0032】このようなMLAコントローラに入力されるTFTインターフェイスのデジタルRGB信号は、18ビット、40MHzであり、出力信号は36ビット、20MHzに変調される。このようにMLAコントローラの出力信号のビット数を増やし周波数を低下させることにより、内部配線等に対するノイズの低減や外部機器に対する電磁輻射妨害（EMI）の軽減が図られる。

【0033】図2は、上記実施例に係るMLAモジュールの分解斜視図である。液晶パネル3の背面に導光板19が装着され、その裏面にシールド板20を介して裏カバー21が装着される。図は構成を明瞭にするために、前記バス基板4、ロウ基板6がパネル背面側に折返され、メイン基板11およびインターフェイス基板8がフレーム内側に配設され、導光板19およびシールド板20がその上側に描かれているが、実際に組立てる場合には、バス基板4およびロウ基板6をパネル外側に開いた状態で、パネル3の背面に導光板19およびシールド板20を装着し、このシールド板20の上に（背面側に）バス基板4およびロウ基板6を折返して重ねるとともにメイン基板11およびインターフェイス基板8を装着する。

【0034】したがって、導光板19の背面のシールド板20と裏カバー21の間に、バス基板4、ロウ基板6、メイン基板11およびインターフェイス基板8のI/Fコネクタ16、17が配設された構造になる。

【0035】図3は、このような構造のMLAモジュールの組立て状態の断面図である。外枠を構成するモジュール本体ケース25内に液晶パネル3が装着され、その背面に導光板19が設けられる。導光板19は、図示したように、液晶パネル3側の表面を平面とし裏面側を斜面とするくさび形状であって、裏側の斜面に沿ってシールド板20が設けられる。

【0036】このくさび形状の導光板19の厚肉側の端部に陰極蛍光管26が設けられる。シールド板20の背面にTCPのフレキシブルテープ5aを折返して各バス基板4が装着される。各カラムドライバ5はLSIからなり、TCPのフレキシブルテープ5aを介して液晶パネル3の各画素の電極に接続される。図示していないが、ロウ基板6（図1）についても同様にTCPのフレキシブルテープを折返した構成である。

【0037】メイン基板11は、下側（図では左側）のバス基板4に隣接して、くさび形状の導光板19の肉厚の薄い部分の背面に装着される。このように、くさび形状の導光板19の薄い部分にメイン基板11を装着することにより、導光板背面のスペースを有効に利用してモジュールの厚さ（1a）を増加させることなく、メイン

基板 11 をコンパクトにモジュール内に装着できる。

【0038】このようなメイン基板 11、バス基板 4 およびロウ基板 6 の背面側を覆って SUS 等の金属製裏カバー 21 が装着される。これらの基板 4、6、11 に形成した接地パターンは、後述のように、シールド板 20 に形成した複数のカシメ片および各基板上に接合した複数のシールド端子を介して、シールド板 20 および裏カバー 21 と導通して本発明のシールド構造を形成する。

【0039】図 4～図 6 に上記実施例に係るシールド板の詳細を示す。図 4 はシールド板の平面図、図 5 は図 4 の A 部および B 部の矢視図、図 6 はカシメ片の形状説明図である。

【0040】このシールド板 20 は、例えば厚さ 0.3 mm のアルミ合金からなり、表面を絶縁樹脂フィルムのラミネートによりコーティングしたものである。シールド板 20 の上縁左端部および下縁の両端部には、このシールド板 20 を導光板 19 や裏カバー 21 とともにネジにより共締めして組立て固定するための取付け片 61、62、63 が設けられる。これらの取付け片 61、62、63 には絶縁樹脂フィルムはコーティングされない。

【0041】このシールド板 20 の上縁部の左右 2 箇所および右側縁の 2 箇所には、図 6 (A) に示す形状のカシメ片 60a～60d が切り起こして形成される。これらのうちカシメ片 60a および 60b は、上側のバス基板 4 (図 1) に係合し、組立て時にラジオペンチ等によりこのバス基板上に折り曲げてかしめられ、基板の接地パターンに接続されるとともに、このバス基板を位置決め固定する。また、カシメ片 60c および 60d は、ロウ基板 6 (図 1) に係合し、組立て時にこのロウ基板上に折り曲げてかしめられ、基板の接地パターンに接続されるとともにこのロウ基板を位置決め固定する。

【0042】シールド板 20 の右側縁にはさらに、図 6 (C) に示す形状のカシメ片 60e、60f が形成される。これらのカシメ片 60e、60f は、内側に折返して上記カシメ片 60c、60d とともにロウ基板を保持するためのものである。

【0043】シールド板 20 の下部には、図 6 (B) あるいは (D) に示すように、係合片 71 を片側または両側に有する形状のカシメ片 60g～60k が、図 5 に示すような配置形状で、メイン基板のほぼ周囲に沿って形成される。カシメ片 60g、60h、60i (図 5

(B) 参照) は、その係合片 71 をメイン基板の上辺部に折曲げられてメイン基板を位置決めするとともにその接地パターンに接続される。

【0044】また、カシメ片 60j、60k (図 5

(A) 参照) は、メイン基板とバス基板との間に位置し、係合片 71 を各基板上それぞれの方向に折り曲げられて各基板の接地パターンに接続される。このようなカシメ片 60a～60k は、各基板に対し複数箇所、それ

ぞれの基板に対し偏らない位置に各基板上の接地パターンからの抵抗がほぼ均一となるように分散して設けられる。なお、シールド板 20 にはさらにメイン基板の左端部の位置に、輝度調整ボリュームコネクタ 12 (図 1) のケーブル固定用のカシメ片 60' が形成される。

【0045】図 7 は、このようなシールド板 20 の背面に配設されたバス基板 4、ロウ基板 6 およびメイン基板 11 のそれぞれに設けたバネ性を有する金属性のシールド端子 64 の配置を示す。図 8 は、シールド端子 64 の形状および作用の説明図であり、(A) は正面図、(B) は上面図、(C) は側面図、(D) は使用状態の正面図、(E) は別の形状のシールド端子の正面図である。

【0046】このようなシールド端子 64 は、各基板の接地パターン上に半田接合され、裏カバー 21 を装着することにより、図 8 (D) または (E) に示すように、裏カバー 21 に押圧されて弾発的に変形し、基板の接地パターンと裏カバーとを導通させる。このようなシールド端子 64 は、各基板それぞれに対し複数個各基板面全体にわたって適度に分散して設けられる。図の例では、各バス基板 4 にそれぞれ 4 個ずつ、ロウ基板 6 に 3 個、メイン基板 11 に 4 個のシールド端子 64 が、各基板上にほぼ均一に分散して配置されている。

【0047】このように、各基板上に設けるシールド端子 64 および前述のシールド板 20 のカシメ片 60a～60k を、各基板に対し複数個偏らない位置にほぼ均一に分散させて設けることにより、シールド板 20 および裏カバー 21 の間に挟まれて装着されたバス基板 4、ロウ基板 6 およびメイン基板 11 は、各基板上における位置によらず基板全体に対し、ほぼ均一な状態でアース接続され、均一で信頼性の高いシールド構造が得られる。

【0048】一方、インターフェイス基板 8 に対しては、その入力コネクタ 9 (図 1) の両端部外側近傍に設けた取付けビス孔 (図示しない) の周辺に接地パターンを形成し、かつビス孔はスルーホールとして裏カバー 21 にビス止めを行なうことにより、インターフェイス基板 8 の接地パターンを裏カバー 21 に接続させている。これにより、インターフェイス基板のシールド効果が得られる。

【0049】図 9 は、MLA コントローラ 13 を搭載したメイン基板 11 の部品搭載面の配線パターン形状を示す。図 9 (A) は、MLA コントローラ搭載部分のパターンを示し、同図 (B) は同じ部分の部品搭載レイアウトを示す。また、図 10 は、メイン基板 11 の裏面の導体パターンを示す。

【0050】メイン基板 11 は、例えば 6 層の多層配線構造であり、その部品搭載面のパターンが図 9 (A) の黒塗り部分で示される。このメイン基板 11 には (B) 図に示すように MLA コントローラ 13 とともに各種電子部品 67 が配設される。図中 16c、17c および 1

8cは、それぞれI/Fコネクタ16、17、18(図1)を受けるコネクタ端子の位置を示す。(A)図に示すように、各電子部品67に対応して、その入出力信号配線パターンとして、部品リード端子(図示しない)を接合するためのランドパターン68と、これに接続するラインパターン69およびその端部の内層パターンに接続するためのスルーホールパターン70が形成される。

【0051】このような信号配線パターンの形成部分以外の領域はほぼ接地パターン65で占められる。この接地パターン65の面積は、この例では基板の部品実装面全体の面積に対し約30%である。このように、信号配線パターン以外の部分を全て接地パターン65で覆うことにより、内層配線のシールド効果が高められるとともに接地抵抗が小さくなりアース接続の信頼性が高まる。

【0052】本実施例では、MLAコントローラ13の入出力ラインは、ほとんどがこのMLAコントローラ13の内側(部品の下側)に形成される。すなわち、このMLAコントローラ13の入出力ライン、少なくともその入力側(図では部品の上辺側)ラインは、部品端子から基板のランドパターンを介して部品内側に引き出されたラインパターンに接続され、さらに部品下側の位置に形成したスルーホールを介して内層パターンに接続される。

【0053】このように、MLAコントローラの入出力ラインをMLAコントローラ自体の内側に設けることにより、このMLAコントローラ自体がシールド材となつて、入出力ラインからの電磁妨害電波の外部への発散が抑制される。この場合、MLAコントローラ13へのTFTインターフェイスによるデジタルRGB信号の入力ラインは、前述のように、電磁妨害電波の発生が問題となる40MHzの高い周波数の信号であるため、このRGB信号の入力ラインをMLAコントローラ13の下側に形成することにより、電磁妨害電波の発生が有効に抑制される。

【0054】図10は、メイン基板11の裏面(部品搭載面の反対側の面)の導体パターンを示す図である。図示したように、メイン基板の裏面は大部分(ほぼ95%以上)が接地パターン65で覆われる。この接地パターン65内には、信号配線のスルーホール等を形成するためのパターン非形成部66が散在して設けられ、このパターン非形成部66内に内層パターンと導通するスルーホール端部(図示しない)が接地パターン65と分離して露出する。このようなスルーホール等を形成するために必要な僅かな部分を除く基板裏面の大部分を接地パターン65で覆うことにより、内層パターンのシールド効果が高められ、外部への電磁妨害電波の発散が抑制される。

【0055】図11から図18は、上記実施例に係るMLAモジュールの漏洩電波の電界強度と従来構造のモジュールの漏洩電波の電界強度を比較したグラフである。

これらのグラフは、日本におけるEMI(電磁妨害)規制であるVCCIの規制の第2種装置に対する漏洩電波の電界強度の規定に基づいて、この規定に基づく3mの測定距離で水平方向および垂直方向の漏洩電波の強度を実測した結果を示すものである。

【0056】測定条件は、RB 100kHz、VB 100kHz、SWT 0.5sec、ATT 10dBで行ない、各グラフの縦軸は漏洩電波の電界強度($\text{dB}\mu\text{V}/\text{m}$)を示し、横軸は周波数を示す。このVCCIの規定によれば、測定距離が3mの場合、30~230MHzの周波数では40 $\text{dB}\mu\text{V}/\text{m}$ 以下、230~1000MHzの周波数では47 $\text{dB}\mu\text{V}/\text{m}$ 以下であることが要求される。この規制値を各グラフ中に太線で示す。

【0057】図11から図14は、20~320MHzの周波数領域の測定結果であり、図11および図12はそれぞれ従来構造の水平方向および垂直方向の測定結果であり、図13および図14はそれぞれ本発明構造の水平方向および垂直方向の測定結果を示す。グラフから分かるように、従来構造(図11、図12)では水平、垂直方向とも漏洩電波が大きく、規制値のラインを越えているが、本発明構造(図13、図14)では、漏洩電波はいずれも規制値のラインより低く抑えられている。

【0058】図15から図18は、300~1000MHzの周波数領域の測定結果であり、図15および図16はそれぞれ従来構造の水平方向および垂直方向の測定結果であり、図17および図18はそれぞれ本発明構造の水平方向および垂直方向の測定結果を示す。グラフから分かるように、従来構造(図15、図16)では水平、垂直方向とも漏洩電波が大きく、局部的に規制値のラインを越えているが、本発明構造(図17、図18)では、漏洩電波はいずれも規制値のラインより低く抑えられ、この例では特に300~500MHzの周波数で効果的に漏洩電波が低下している。

【0059】

【発明の効果】以上説明したように、本発明においては、電磁妨害電波を発生する制御回路等の基板は、シールド板と金属ケースの間に挟まれてその両面がシールドされるため、簡単な構造で組立ても容易にでき、効果的に周囲に対する妨害電波の発散を抑制してEMIの低減が図られる小型軽量の液晶モジュールが低コストで実現できる。

【0060】また、前記基板の接地パターン上に複数のバネ性を有する金属端子を適度に分散させて設け、この金属端子を前記金属ケースに弾発的に接触させるとともに、前記シールド板を切り起こして複数のカシメ片をこれも適度に分散させて形成し、このカシメ片を前記基板側にかしめることにより、このカシメ片を介して前記基板の接地パターンとシールド板とを接続させた構成を用いれば、複数のバネ性金属端子を介して基板と金属ケー

スとが弾発的に接触するために簡単な構成で確実な接地ラインが形成され、また、シールド板に設けたカシメ片により基板が確実に位置決めかつ固定されるとともに接地パターンと導通してシールド作用が得られ、さらに効果的にEMIの低減が図られる。

【0061】また、電磁妨害電波を発生するTFTインターフェイス信号が入力される制御IC部品の入力配線パターンをこのIC部品の内側の基板上に形成することにより、入力信号ラインがIC部品自体にシールドされて外部への妨害電波発散が有効に防止される。

【0062】また、基板の両面を配線ラインやスルーホール等のパターン形成に必要な部分以外は全て接地パターンで覆うことにより、基板全体の大部分が接地パターンで覆われてシールドされるため、電磁妨害電波の外部への発散が効果的に抑制される。

【0063】さらに、前記制御IC部品からの出力信号を、TFTインターフェイス信号の周波数の $1/n$

(n :整数)の周波数とすることにより、制御IC部品からの出力信号の周波数が、入力信号(TFTインターフェイス信号)の周波数の例えば $1/2$ になるため、周波数の低下により妨害電波の発生が低減される。

【図面の簡単な説明】

【図1】 本発明の実施例に係るMLAモジュールの内部基板の配置状態を示す平面図。

【図2】 図1のモジュールの分解斜視図。

【図3】 図1のモジュールの断面図。

【図4】 図1のモジュールのシールド板の平面図。

【図5】 図4のA方向およびB方向の矢視図。

【図6】 図4のシールド板のカシメ片の形状説明図。

【図7】 本発明に係る基板に設置するシールド端子の

配置説明図。

【図8】 図7のシールド端子の形状および作用説明図。

【図9】 図1のモジュールのメイン基板の部品実装面のパターン説明図。

【図10】 図9のメイン基板の裏面側のパターン説明図。

【図11】 従来構造のモジュールの低周波数側(20~320MHz)の水平方向漏洩電波のグラフ。

10 【図12】 従来構造のモジュールの低周波数側(20~320MHz)の垂直方向漏洩電波のグラフ。

【図13】 本発明構造のモジュールの低周波数側(20~320MHz)の水平方向漏洩電波のグラフ。

【図14】 本発明構造のモジュールの低周波数側(20~320MHz)の垂直方向漏洩電波のグラフ。

【図15】 従来構造のモジュールの高周波数側(300~1000MHz)の水平方向漏洩電波のグラフ。

【図16】 従来構造のモジュールの高周波数側(300~1000MHz)の垂直方向漏洩電波のグラフ。

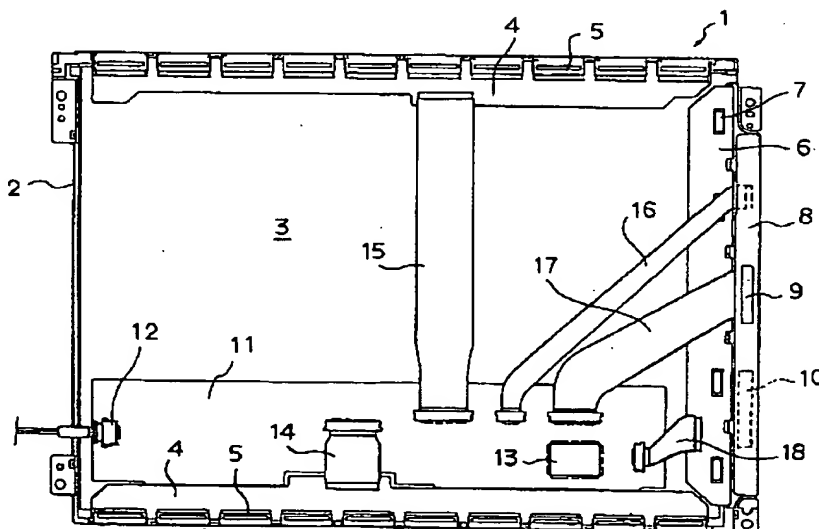
20 【図17】 本発明構造のモジュールの高周波数側(300~1000MHz)の水平方向漏洩電波のグラフ。

【図18】 本発明構造のモジュールの高周波数側(300~1000MHz)の垂直方向漏洩電波のグラフ。

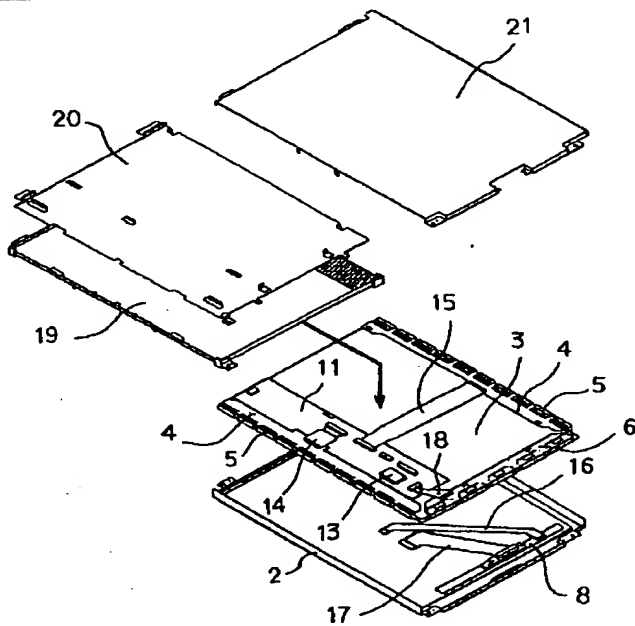
【符号の説明】

1: MLAモジュール、3: 液晶パネル、4: バス基板、6: ロウ基板、8: インターフェイス基板、11: メイン基板、13: MLAコントローラ、14, 15, 16, 17, 18: I/Fコネクタ、19: 導光板、20: シールド板、21: 裏カバー。

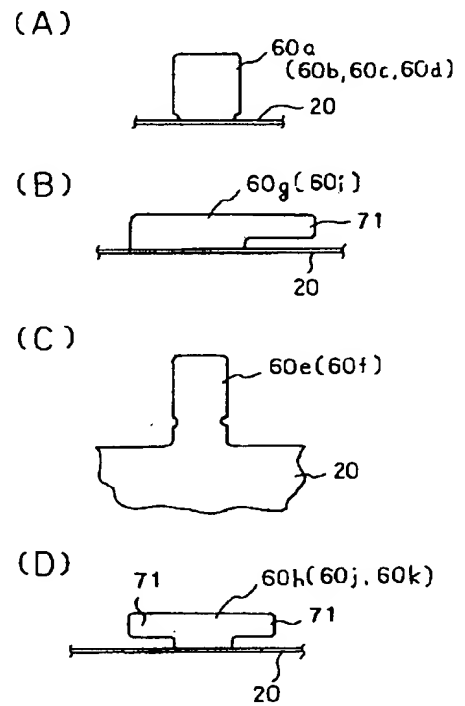
【図1】



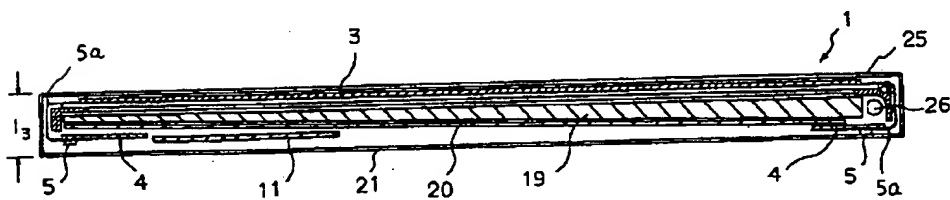
【図 2】



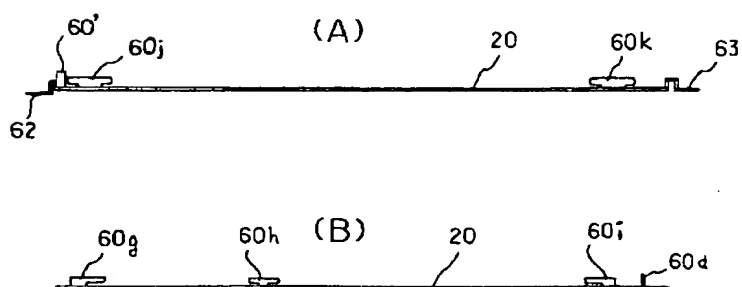
【図 6】



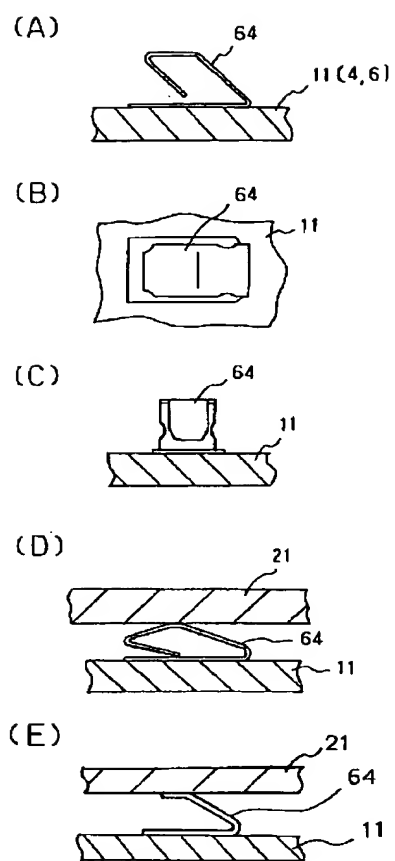
【図 3】



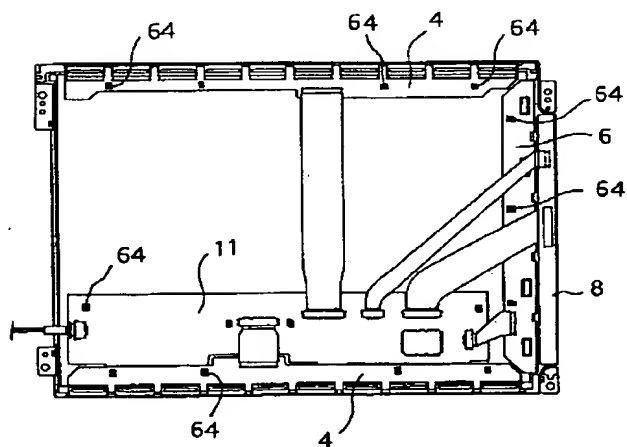
【図 5】



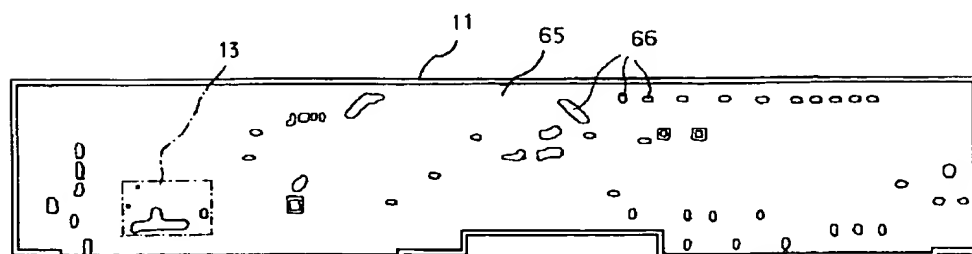
【图8】



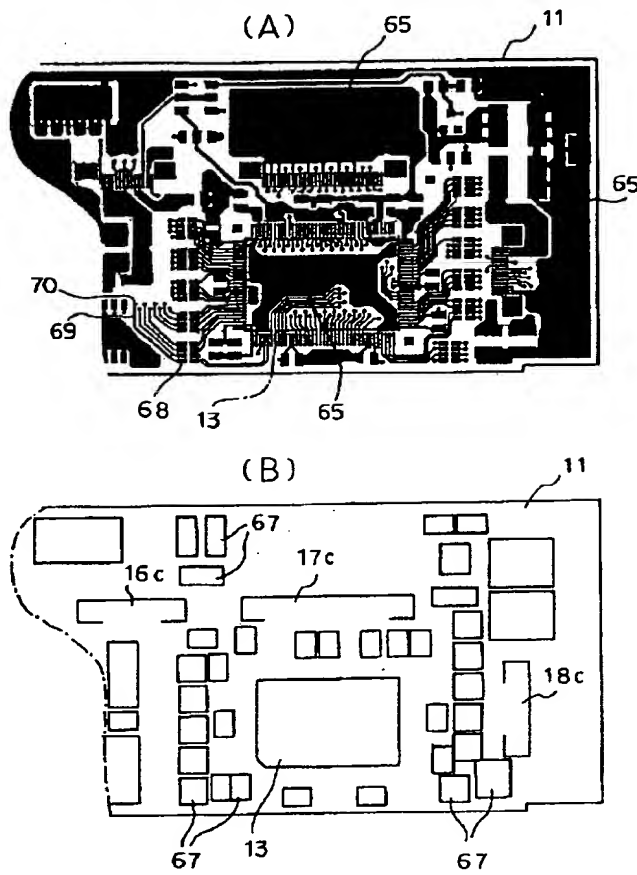
【图 7】



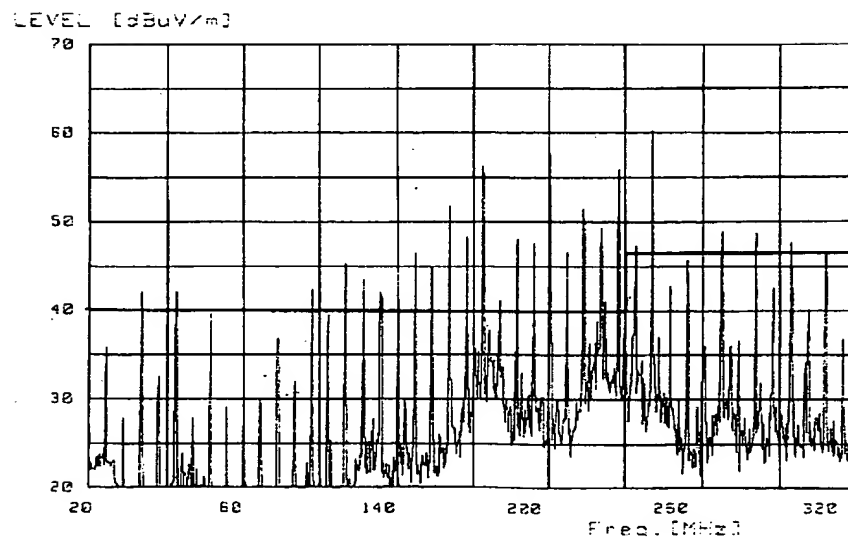
【図 10】



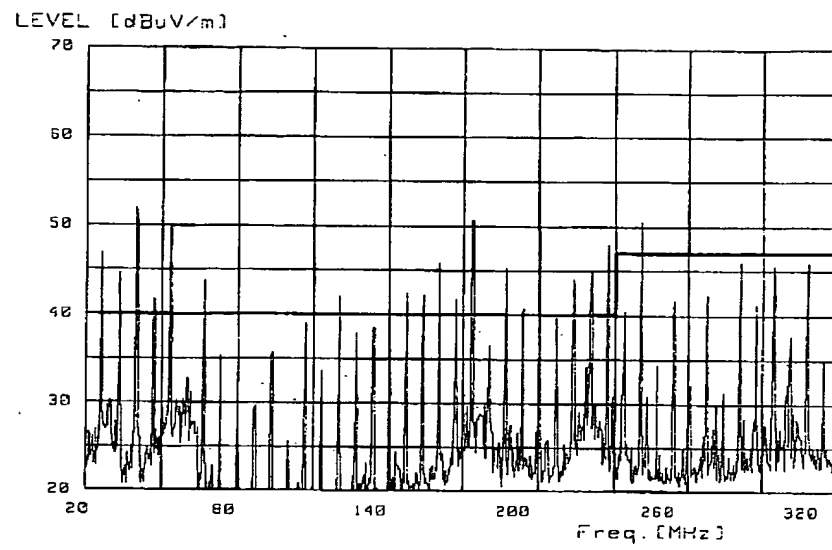
【図9】



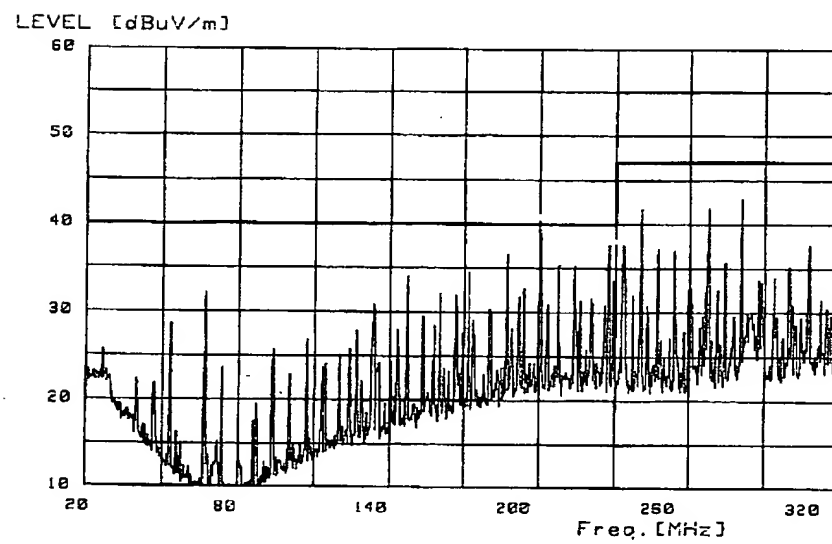
【図11】



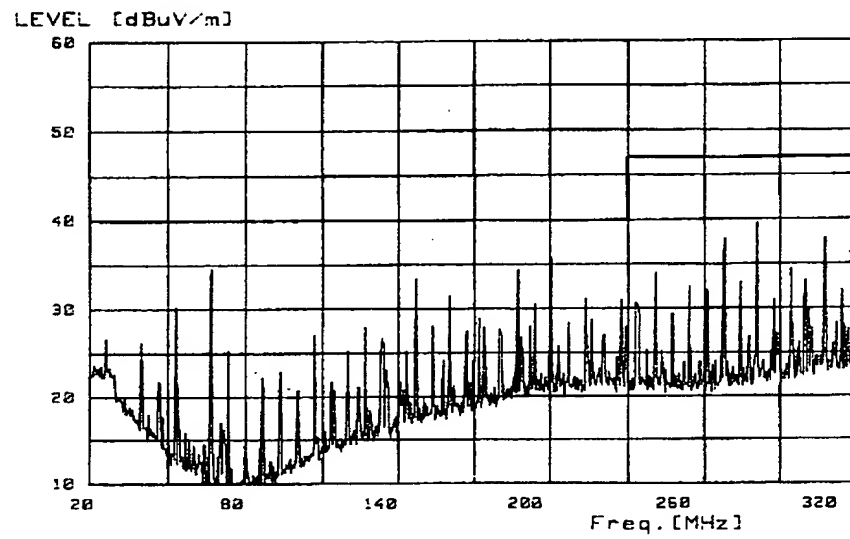
【図12】



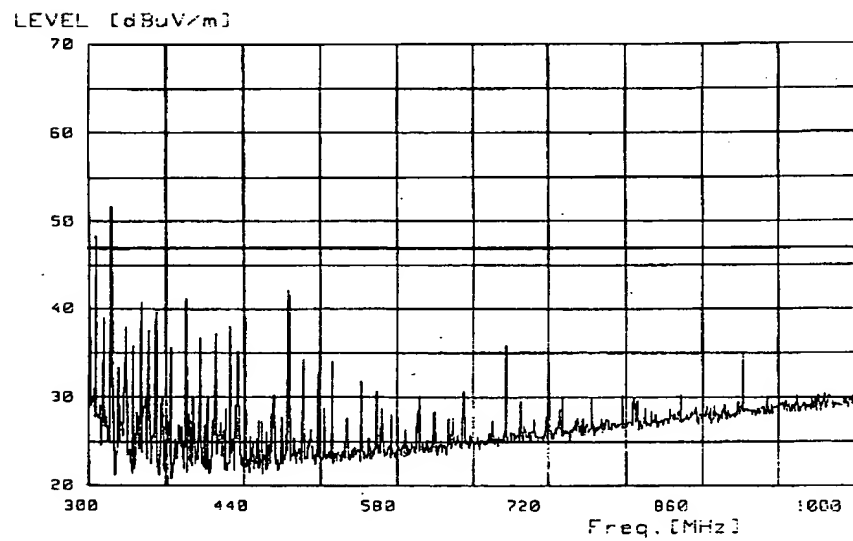
【図13】



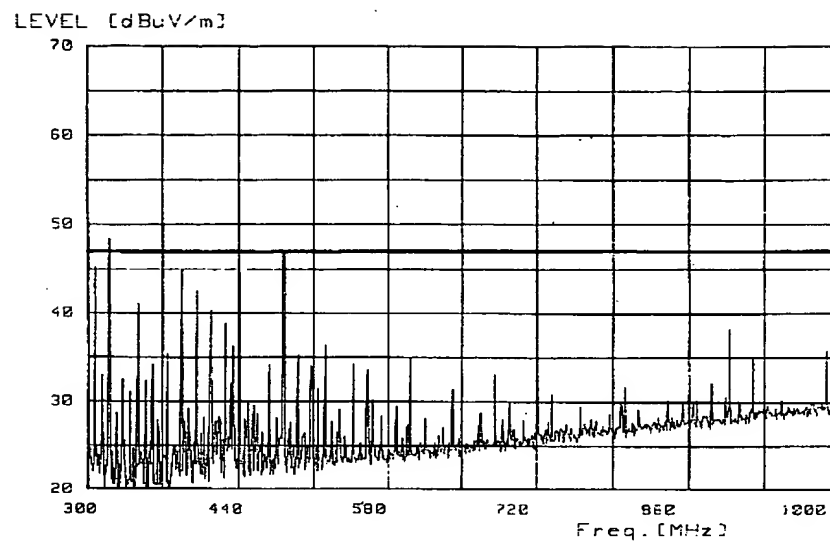
【図14】



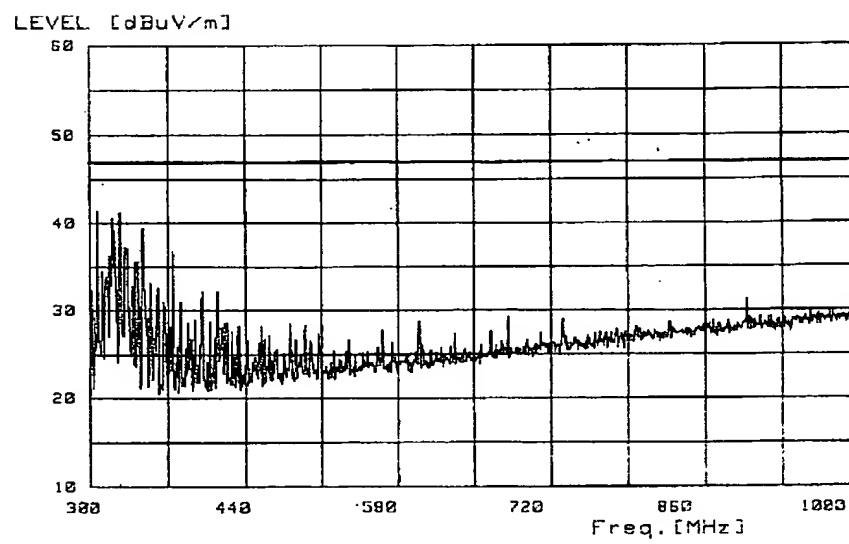
【図15】



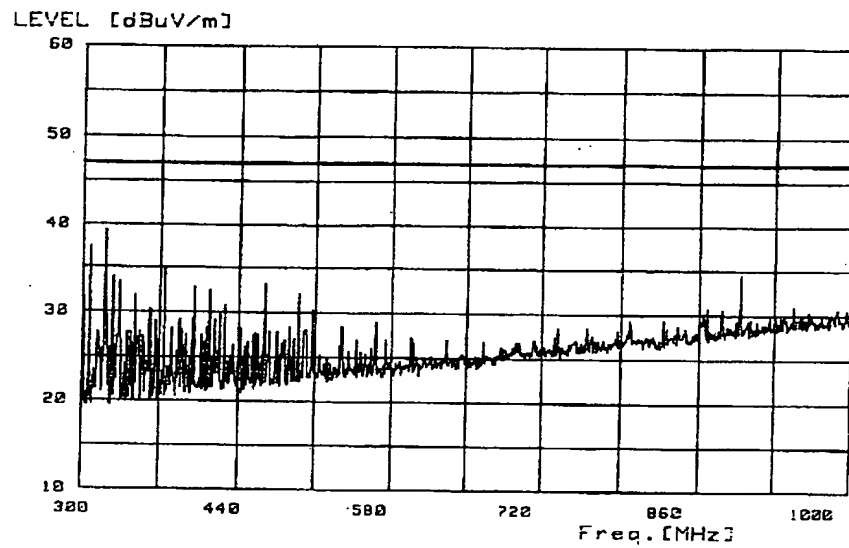
【図16】



【図17】



【図18】



フロントページの続き

(72)発明者 中沢 聡
神奈川県横浜市神奈川区羽沢町1150番地
旭硝子株式会社中央研究所内

(72)発明者 山口 泰生
東京都文京区湯島3丁目14番9号 オプト
レックス株式会社内